

日本国特許庁
JAPAN PATENT OFFICE

T. KATAOKA

10/18/01
Q66744

10/18/01



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年10月31日

出願番号

Application Number:

特願2000-337274

出願人

Applicant(s):

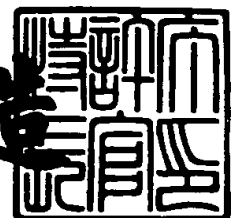
エヌイーシービューテクノロジー株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 5月25日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3043146

【書類名】 特許願

【整理番号】 21110016

【提出日】 平成12年10月31日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 11/04
H04N 5/00

【発明者】
【住所又は居所】 東京都港区芝五丁目 3 3 番 1 号
エヌイーシービューテクノロジー株式会社内

【氏名】 片岡 亨

【特許出願人】
【識別番号】 300016765
【住所又は居所】 東京都港区芝五丁目 3 3 番 1 号
【氏名又は名称】 エヌイーシービューテクノロジー株式会社

【代理人】
【識別番号】 100084250
【弁理士】
【氏名又は名称】 丸山 隆夫
【電話番号】 03-3590-8902

【手数料の表示】
【予納台帳番号】 007250
【納付金額】 21,000円

【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 0008450

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 シリアル受信機を有する映像機器

【特許請求の範囲】

【請求項 1】 シリアル受信機と、

メインクロックと、該メインクロックと位相が異なる差動クロックと、を前記シリアル受信機から入力された信号をもとに作成する PLL (Phase locked loop) 回路と、

を有することを特徴とする映像機器。

【請求項 2】 前記 PLL 回路は、前記シリアル受信機内に設けられた PLL 回路とは独立したものであることを特徴とする請求項 1 記載の映像機器。

【請求項 3】 前記 PLL 回路は、前記シリアル受信機の外部に設けられていることを特徴とする請求項 1 または 2 に記載の映像機器。

【請求項 4】 前記信号は、水平同期信号であることを特徴とする請求項 1 から 3 のいずれか 1 項に記載の映像機器。

【請求項 5】 前記信号は、Odd クロック信号であることを特徴とする請求項 1 から 3 のいずれか 1 項に記載の映像機器。

【請求項 6】 前記信号は、データイネーブル信号であり、

前記 PLL 回路は、該データイネーブル信号の水平同期信号成分から前記メインクロックと差動クロックとを作成することを特徴とする請求項 1 から 3 のいずれか 1 項に記載の映像機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、シリアル受信機を有する映像機器に関し、特に、高速シリアル受信機を有し、このシリアル受信機の後段の構成要素にメインクロック、差動クロックを供給可能な映像機器に関する。

【0002】

【従来の技術】

近年、シリアル受信機は、急速に高解像度化・高速化が進んでいる。例えば、

T. M. D. S (Transition minimized differential signaling) 規格のシリアル受信機には、ドットクロック 1 6 5 M H z の伝送能力を有するものもある。このシリアル受信機では、1 クロックは、約 6 n s e c となる。このような高速シリアル受信機では、一般的に、3 n s e c 以下のタイミング管理が求められる。

【 0 0 0 3 】

これに対して、従来のシリアル受信機を有する映像機器は、映像データ信号 (Q E { 0 - 2 3 } と Q O { 0 - 2 3 }) と O d d クロックとのタイミングが合わない場合、遅延デバイスを設けて O d d クロックを遅らせることでタイミングを合わせていた。

【 0 0 0 4 】

【発明が解決しようとする課題】

しかしながら、上記従来技術によれば、遅延デバイス周囲の温度変化により、この遅延デバイスにドリフトが生じてしまうため、映像データ信号と O d d クロックとのタイミングを最適なものにすることは極めて困難なものとなってしまう。すなわち、高精度のタイミング管理が求められているにもかかわらず、微妙な温度変化でタイミングがずれたものとなってしまう。

【 0 0 0 5 】

また、この映像機器に種々の構成要素を加える場合、これらの構成要素毎に異なる位相のクロックを供給しなければならない場合がある。

【 0 0 0 6 】

例えば、T. M. D. S シリアル受信機が 2 ピクセルモードである場合には、メインクロックでしか動作できない映像処理回路を使用することができない。すなわち、使用可能な構成要素が限定されてしまう。

【 0 0 0 7 】

また、T. M. D. S シリアル受信機が 2 ピクセルモードであって、差動クロックでしか動作できない映像処理回路を使用する場合には、インバータ等の回路により O d d クロックの極性を反転させ、この映像処理回路に最適なクロックを作成する必要がある。

しかし、インバータ回路などを映像機器に設けた場合、O d d クロックの位相がずれてしまうため、映像データ信号とのタイミングを合わせることは、極めて困難なものとなってしまいます。この場合も、要求されている高精度なタイミング調整を実現することはできなくなってしまいます。

【 0 0 0 8 】

本発明は、上記問題点に鑑みなされたものであり、メインクロックと、このメインクロックとは位相が異なる差動クロックと、を作成する P L L 回路を有することで、シリアル受信機の後段の構成要素（回路等）に対し、O d d クロックと映像データ信号とのタイミングを任意に（最適に）設定することができる映像機器を提供することを目的とする。

【 0 0 0 9 】

また、本発明は、P L L 回路により上記メインクロックと差動クロックとを作成することで、温度変化によるドリフトなどが生じない、すなわち周辺環境に影響されないクロックをシリアル受信機の後段の構成要素に供給可能な映像機器を提供することを目的とする。

【 0 0 1 0 】

【課題を解決するための手段】

かかる目的を達成するために、請求項 1 記載の映像機器の発明は、シリアル受信機と、シリアル受信機から入力された信号をもとに、メインクロックと、メインクロックと位相が異なる差動クロックと、を作成する P L L （Phase locked loop ） 回路と、を有することを特徴とする。

【 0 0 1 1 】

請求項 2 記載の発明は、請求項 1 の映像機器において、P L L 回路は、シリアル受信機内に設けられた P L L 回路とは独立したものであることを特徴とする。

【 0 0 1 2 】

請求項 3 記載の発明は、請求項 1 または 2 の映像機器において、P L L 回路は、シリアル受信機の外部に設けられていることを特徴とする。

【 0 0 1 3 】

請求項 4 記載の発明は、請求項 1 から 3 のいずれか 1 の映像機器において、信号は、水平同期信号であることを特徴とする。

【 0 0 1 4 】

請求項 5 記載の発明は、請求項 1 から 3 のいずれか 1 の映像機器において、信号は、O d d クロック信号であることを特徴とする。

【 0 0 1 5 】

請求項 6 記載の発明は、請求項 1 から 3 のいずれか 1 の映像機器において、信号は、データイネーブル信号であり、P L L 回路は、データイネーブル信号の水平同期信号成分からメインクロックと差動クロックとを作成することを特徴とする。

【 0 0 1 6 】

【発明の実施の形態】

以下、本発明の実施の形態を添付図面を参照しながら詳細に説明する。なお、以下の説明は、本発明の一実施形態を示すものであり、本発明は、以下の説明に限定されて解釈されるものではない。

【 0 0 1 7 】

図 1 は、本発明に係る映像機器の内部構成例を示す図である。図 1 によれば、映像機器 2 0 は、シリアル受信機 2 1 と、P L L 回路 2 2 と、を有する。

シリアル受信機 2 1 は、映像機器 1 0 等のシリアル送信機 1 1 からシリアル伝送されてきたデータをデコードし、各信号を生成（再生）する。図 1 の例では、受信したシリアルデータをデコードし、映像データ信号（Q O { 0 - 2 3 } と Q E { 0 - 2 3 } ）、水平同期信号（H D）、垂直同期信号（V D）、データイネーブル信号（D E）、および O d d クロックを出力する。このデコード方法は、公知の方法を用いることができる。

【 0 0 1 8 】

なお、シリアル受信機 2 1 としては、このように、シリアルデータをデコードし、各信号を出力することができるものであればどのようなものであってもよいが、例えば、T. M. D. S (Transition minimized differential signaling) 規格のシリアル受信機、L V D S (Low Voltage Differential Signaling) 規

格のシリアル受信機、G V I F (Giga-bit Video InterFace) 規格のシリアル受信機、S M P T E (Society of Motion Picture and Television Engineers ; 米国映画テレビ技術者協会) の 2 9 2 M 規格のシリアル受信機、2 5 9 M L e v e l C 規格のシリアル受信機などを用いることができる。

【 0 0 1 9 】

P L L (Phase locked loop) 回路 2 2 は、シリアル受信機 2 1 より入力された信号から、メインクロックと、このメインクロックとは位相が異なる差動クロックとを作成する。なお、P L L 回路 2 2 は、公知の P L L 処理によりクロックを作成することができる。

【 0 0 2 0 】

この信号は、P L L 回路 2 2 が P L L 処理によりメインクロックを作成することができるものであればよく、例えば、水平同期信号 (H D) 、O d d クロック、およびデータイネーブル (D E) のいずれか 1 の信号を用いることができる。なお、データイネーブル信号を用いる場合には、P L L 回路 2 2 は、この信号から水平同期信号成分を取りだし、この水平同期信号成分からメインクロックを作成すればよい。

【 0 0 2 1 】

P L L 回路 2 2 は、前記したように、メインクロックと差動クロックとを作成するものであればよいが、シリアル受信機 2 1 内部の P L L 回路とは別の回路であることが好ましい。すなわち、シリアル受信機 2 1 内部の P L L 回路とは独立した回路とすることで、利用者は、P L L 回路 2 2 の設定のみを変更すれば、メインクロックと差動クロックとの位相差の設定を変更することが可能となる。

【 0 0 2 2 】

また、P L L 回路 2 2 は、好ましくはシリアル受信機 2 1 の外部に設けられる。このように外部に設けることで、P L L 回路 2 2 の保守・点検・設定変更は、より容易なものとなる。

以下、T. M. D. S 規格の映像機器を例に説明する。

【 0 0 2 3 】

図 2 は、本発明の一実施例としての T. M. D. S 規格のシリアル受信機 4 1

を有し、PLL回路42をシリアル受信機41の外部に独立に設けた映像機器40の内部構成ブロック図を示す。

図2によれば、映像機器40は、シリアル受信機41と、PLL回路42と、映像処理回路(AISC)と、映像デバイス駆動回路44と、映像デバイス45と、を有する。

【0024】

シリアル受信機41は、映像機器30のシリアル送信機31で作成されたシリアルデータをデコードし、映像データ信号(QE{0-23}とQO{0-23})、Oddクロック(OddCLK)、データイネーブル(DE)信号、水平同期信号(HD)、および垂直同期信号(VD)を出力する。

【0025】

PLL回路42は、シリアル受信機41から、Oddクロック、または水平同期信号が入力される。なお、前記したように、PLL回路42に入力される信号は、PLL処理によりメインクロックを作成可能な信号であればよく、例えば、水平同期信号成分を取りだし可能なデータイネーブル信号が入力されるようにしてもよい。

【0026】

PLL回路42は、シリアル受信機41から入力された信号をPLL処理することで、メインクロック(MainCLK)と、このメインクロックと位相が異なる差動クロック(差動CLK)と、を作成する。

【0027】

すなわち、PLL回路42からは、水平同期信号またはOddクロックに同期したメインクロックが出力される。例えば、UXGA60Hz時には、165MHzのメインクロックと、このメインクロックに対して±82.5MHzの差動クロックとが出力される。

【0028】

利用者は、PLL回路42の設定を変えることで、上記メインクロック、および差動クロックと、Oddクロックとの位相を任意に変更することができる。従って、映像処理回路43や映像デバイス駆動回路44や映像デバイス45など、

シリアル受信機 4 1 の後段の構成要素に対して、任意の（最適な）クロックを提供することが可能となる。

【 0 0 2 9 】

図 3、図 4 は、P L L 回路 4 2 の P L L 処理の様子を説明するためのタイミング・ダイアグラム図である。

図 3 は、シリアル受信機 4 1 でデコードされた映像データ信号（Q E { 0 - 2 3 }、Q O { 0 - 2 3 }）と O d d クロックのセットアップホールド時間の立ち上がり立ち下がり時間を示す。

図 4 は、P L L 回路 4 2 が出力するメインクロック、および差動クロックと、O d d クロックとのタイミングを示す。

【 0 0 3 0 】

図 3、図 4 に示すように、P L L 回路 4 2 は、O d d クロックに P L L 処理を施すことで、この O d d クロックと位相差 a で同期したメインクロックや差動クロックを出力することができる。

利用者は、この位相差 a の設定を変更することで、シリアル受信機 4 1 の後段の回路、例えば映像処理回路 4 3 に最適な映像データ信号（Q E { 0 - 2 3 }、Q O { 0 - 2 3 }）のタイミングを設定することが可能となる。

また、このように P L L 回路を用いることで、温度変化による影響を受けないクロックを供給することが可能となる。

【 0 0 3 1 】

なお、図 3 から分かるように、P L L 回路 4 2 が用いる信号は、O d d クロックと同期した信号であればよい。

【 0 0 3 2 】

【発明の効果】

以上の説明から明らかなように、本発明によれば、シリアル受信機と、シリアル受信機から入力された信号をもとに、メインクロックと、メインクロックとは位相が異なる差動クロックと、を作成する P L L 回路と、を有することで、シリアル受信機の後段の各構成要素に最適なクロックや映像データ信号を供給することが可能となる。

また、PLL回路を用いることで、クロックが周囲温度の変化に左右されることがなくなる。

【0033】

また、本発明によれば、PLL回路を、シリアル受信機内に設けられたPLL回路とは独立したものとする事で、このPLL回路の設定を変更するだけで、メインクロックと差動クロックの位相差を変更することが可能となる。

【0034】

また、本発明によれば、PLL回路を、シリアル受信機の外部に設けることで、シリアル受信機の状態に左右されずにメインクロックや差動クロックを作成することが可能となる。また、保守・点検・設定変更を、このPLL回路だけ行えばよくなる。

【0035】

本発明によれば、メインクロックを作成することが可能となるため、メインクロックしか受けることができない映像処理回路などの構成要素をシリアル受信機の後段に設けることが可能となる。

【0036】

また、PLL回路を用いて差動クロックを作成するため、インバータ等で作成する場合に生じるジッタは生じない。そのため、映像とのタイミングを最適なものとする事が可能となる。

【0037】

このように、PLL回路の調整を行うことで、従来生じていたOddクロックと映像データ信号のタイミングのずれをなくすることが可能となる。

【図面の簡単な説明】

【図1】

本発明による映像機器の内部構成を説明するためのブロック図である。

【図2】

本発明によるT.M.D.S規格の映像機器の内部構成を説明するためのブロック図である。

【図3】

Odd クロックと映像データ信号等のタイミング・ダイアグラム図である。

【図 4】

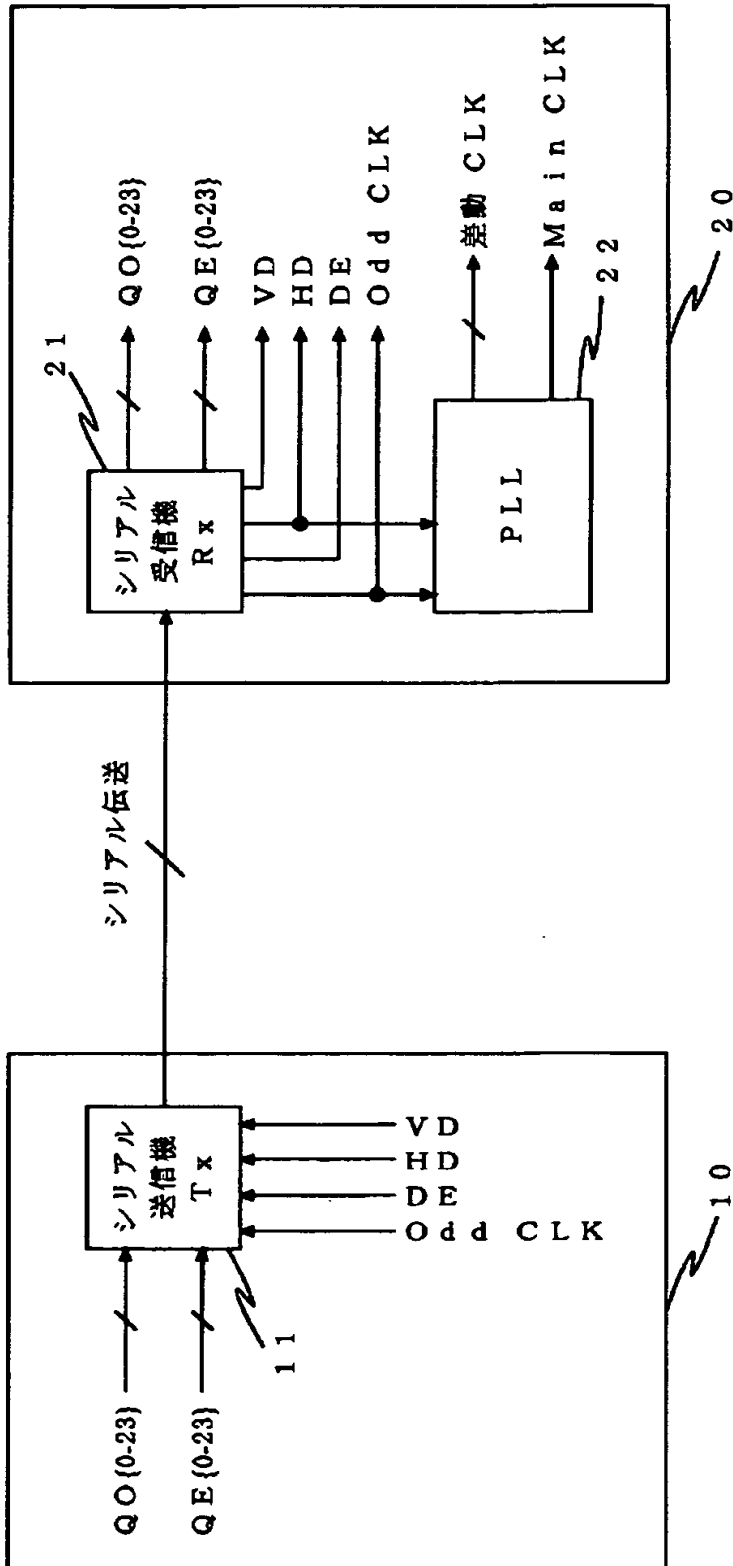
Odd クロックと差動クロックとメインクロックとの関係を説明するためのタイミング・ダイアグラム図である。

【符号の説明】

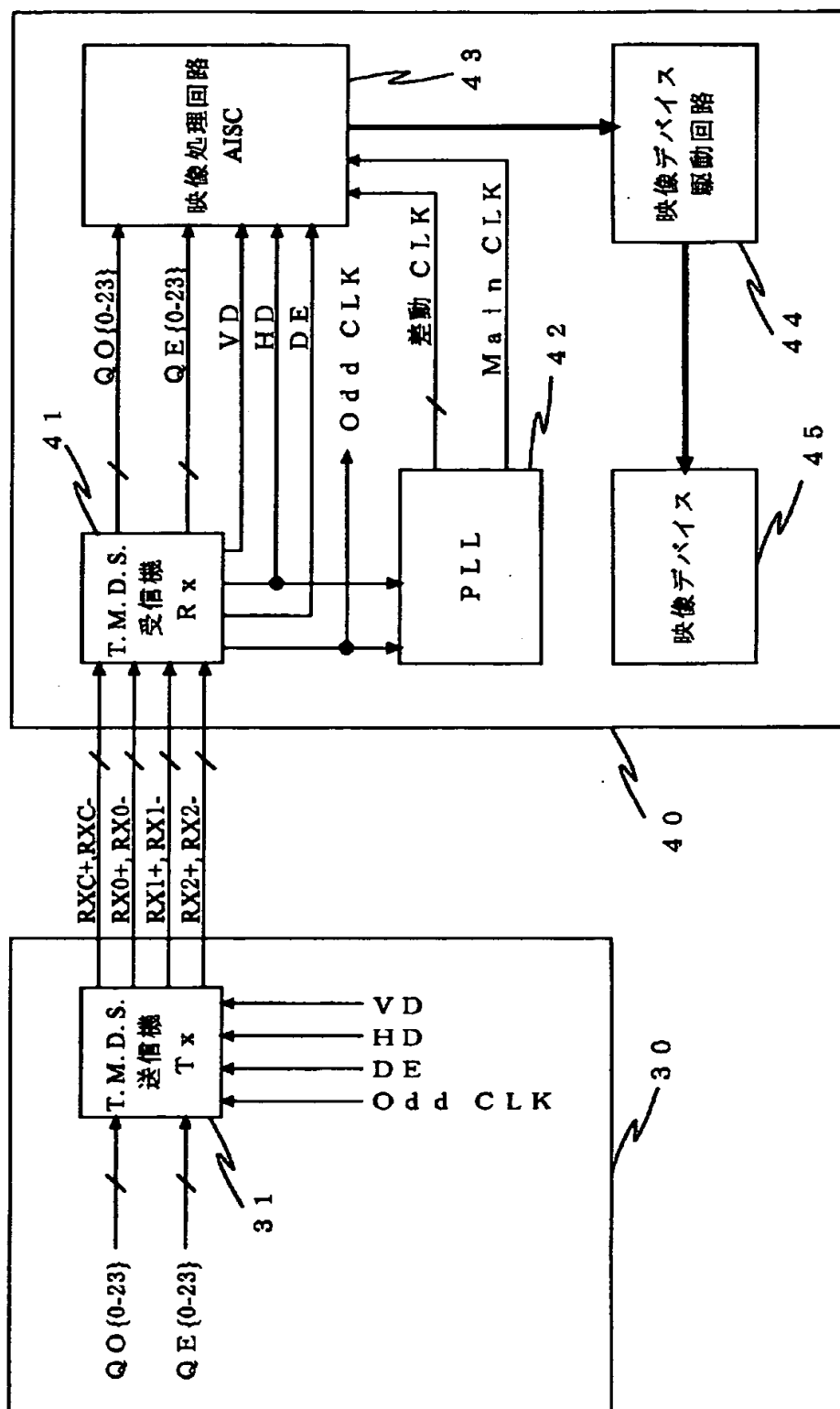
- 1 0、2 0 映像機器
- 1 1 シリアル送信機
- 2 1 シリアル受信機
- 2 2 PLL 回路
- 3 0、4 0 T. M. D. S 規格の映像機器
- 3 1 T. M. D. S 規格シリアル送信機
- 4 1 T. M. D. S 規格シリアル受信機
- 4 2 PLL 回路
- 4 3 映像処理回路 (A I S C)
- 4 4 映像デバイス駆動回路
- 4 5 映像デバイス
- a 位相差

【書類名】 図面

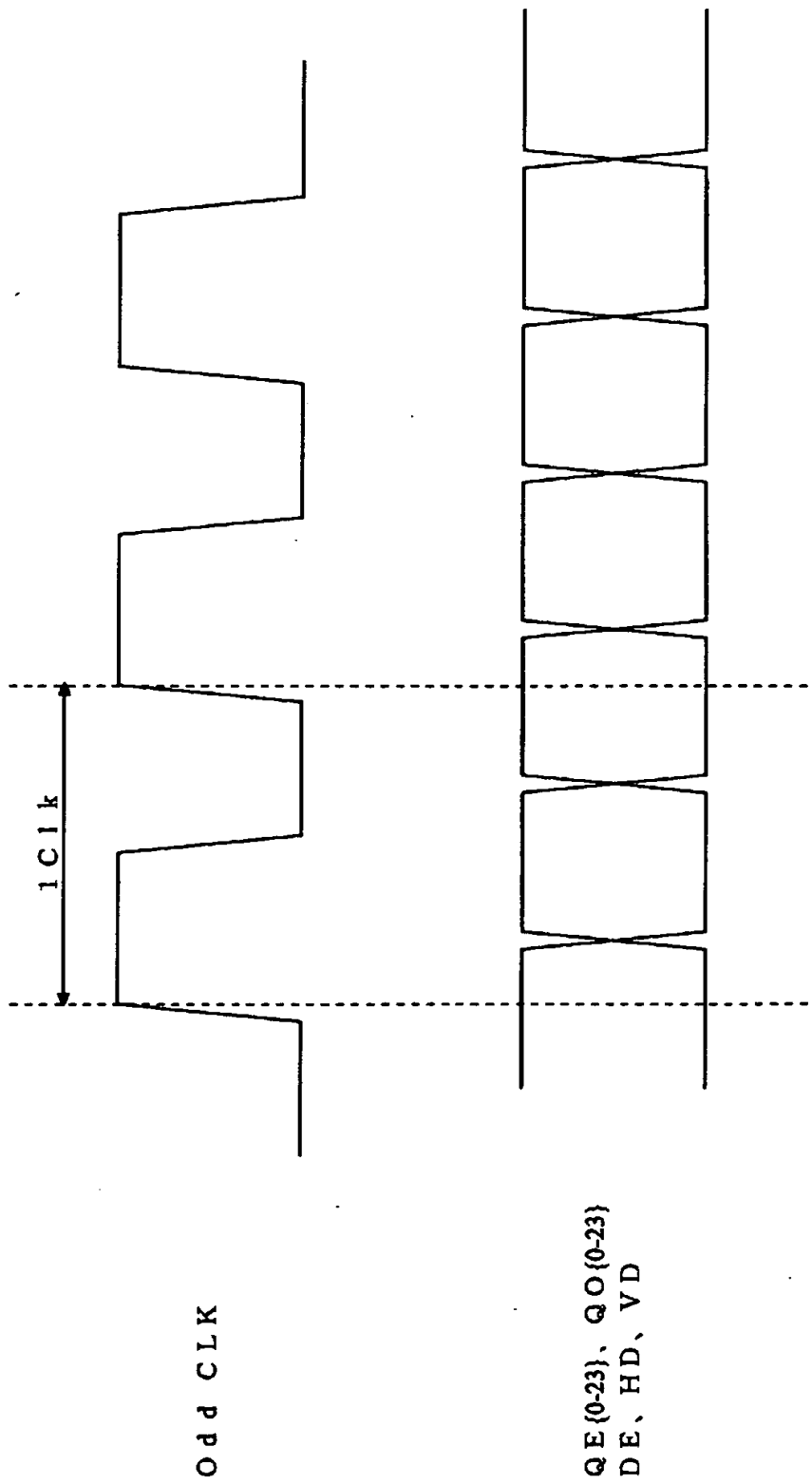
【図 1】



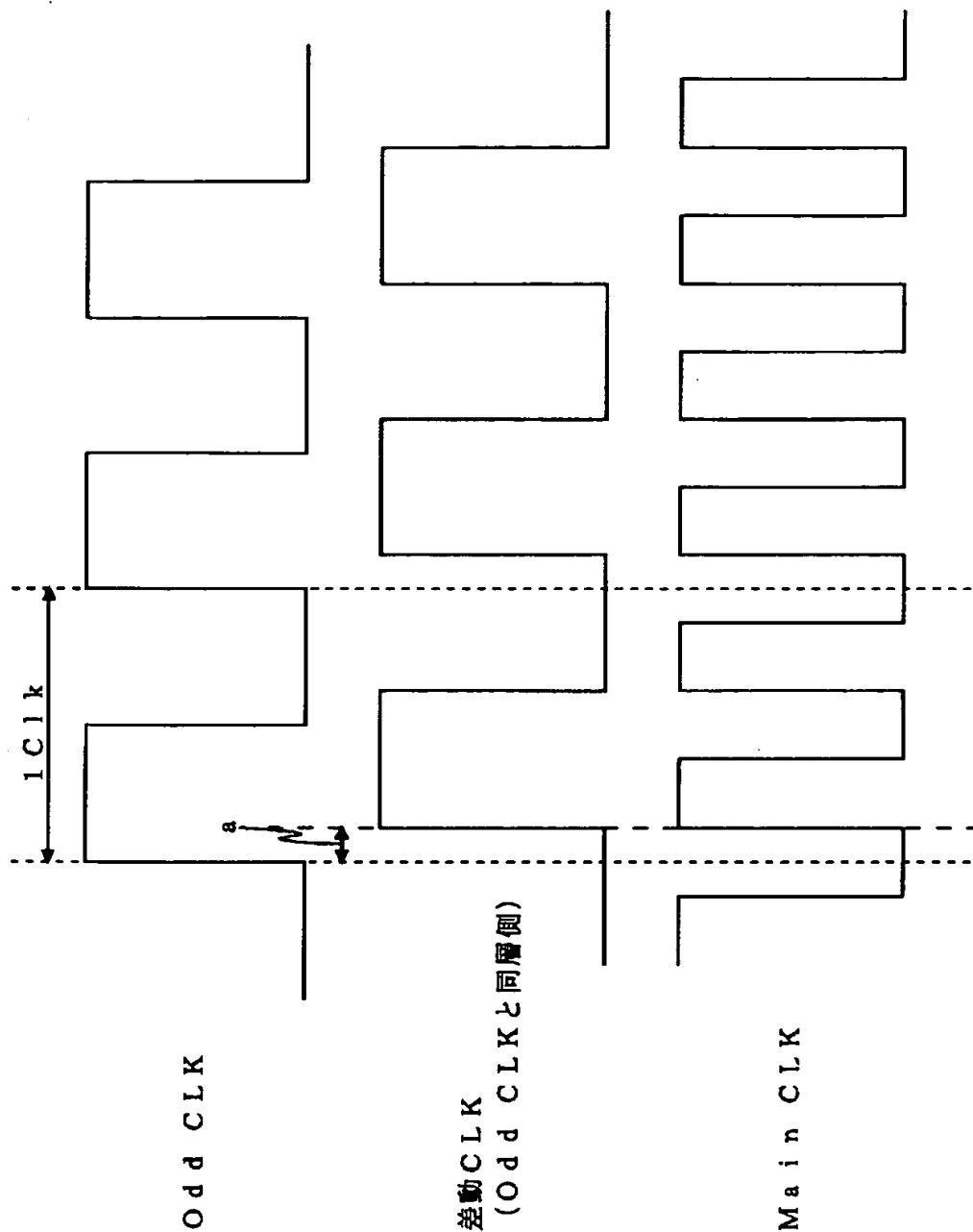
【図 2】



【図 3】



【図 4】



【書類名】 要約書

【要約】

【課題】 シリアル受信機の後段の構成要素（回路等）に対し、O d dクロックと映像データ信号とのタイミングを任意に（最適に）設定することができる映像機器を提供する。また、温度変化によるドリフトなどが生じないクロックをシリアル受信機の後段の構成要素に供給可能な映像機器を提供する。

【解決手段】 シリアル受信機と、シリアル受信機から入力された信号をもとに、メインクロックと、メインクロックと位相が異なる差動クロックと、を作成するPLL（Phase locked loop）回路と、を有する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [300016765]

1. 変更年月日 2000年 2月22日
[変更理由] 新規登録
住 所 東京都港区芝五丁目33番1号
氏 名 エヌイーシービューテクノロジー株式会社
2. 変更年月日 2001年 4月 2日
[変更理由] 住所変更
住 所 東京都港区芝五丁目37番8号
氏 名 エヌイーシービューテクノロジー株式会社